

**NORME  
INTERNATIONALE  
INTERNATIONAL  
STANDARD**

**CEI  
IEC**

**62271-101**

Première édition  
First edition  
2006-05

---

---

**Appareillage à haute tension –**

**Partie 101:  
Essais synthétiques**

**High-voltage switchgear and controlgear –**

**Part 101:  
Synthetic testing**

© IEC 2006 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembe, PO Box 131, CH-1211 Geneva 20, Switzerland  
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: [inmail@iec.ch](mailto:inmail@iec.ch) Web: [www.iec.ch](http://www.iec.ch)



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

CODE PRIX  
PRICE CODE **XG**

*Pour prix, voir catalogue en vigueur  
For price, see current catalogue*

## SOMMAIRE

AVANT-PROPOS.....	10
1 Domaine d'application .....	14
2 Références normatives.....	14
3 Termes et définitions .....	14
4 Techniques et méthodes d'essais synthétiques pour les essais de coupure en court-circuit .....	18
4.1 Principes fondamentaux et exigences générales pour les méthodes d'essais synthétiques de coupure .....	18
4.2 Exigences spécifiques de chaque circuit d'essais synthétiques pour les essais de coupure .....	24
4.3 Méthodes d'essais synthétiques triphasés.....	30
5 Techniques et méthodes d'essais synthétiques pour les essais d'établissement en court-circuit .....	34
5.1 Principes fondamentaux et exigences générales pour les méthodes synthétiques d'établissement.....	34
5.2 Circuit d'essais synthétiques pour essais d'établissement et exigences spécifiques s'y rapportant.....	36
6 Exigences spécifiques pour les essais synthétiques de fermeture et de coupure relatives aux exigences de 6.102 à 6.111 de la CEI 62271-100 .....	38
Annexe A (informative) Déformation du courant .....	78
Annexe B (informative) Méthodes par injection de courant.....	110
Annexe C (informative) Méthodes par injection de tension .....	120
Annexe D (informative) Circuit de Skeats (ou par transformateur).....	126
Annexe E (normative) Indications à donner et résultats à enregistrer lors d'essais synthétiques .....	132
Annexe F (informative) Procédures d'essais particulières pour les disjoncteurs équipés de résistances de coupure parallèles .....	134
Annexe G (informative) Méthodes d'essais synthétiques pour l'établissement et la coupure de courants capacitifs .....	140
Annexe H (informative) Méthodes de réallumage pour l'entretien de l'arc .....	164
Annexe I (normative) Réduction du $di/dt$ et de la TTR pour la séquence d'essais T100a ....	172
Annexe J (informative) Circuits d'essais synthétiques triphasés.....	200
Annexe K (normative) Procédure d'essai utilisant un circuit de courant triphasé et un circuit de tension .....	216
Annexe L (normative) Séparation des séquences d'essais en séries d'essais en tenant compte de la TTR exacte de chaque pôle qui coupe.....	254
Annexe M (normative) Tolérances sur les paramètres d'essais lors des essais de type .....	274
Bibliographie.....	280
Figure 1 – Processus de coupure – Périodes principales .....	62
Figure 2 – Exemple de tension de rétablissement .....	64
Figure 3 – Impédance d'onde équivalente du circuit de tension pour la méthode par injection de courant .....	66
Figure 4 – Processus d'établissement – Instants principaux.....	68

## CONTENTS

FOREWORD.....	11
1 Scope.....	15
2 Normative references .....	15
3 Terms and definitions .....	15
4 Synthetic testing techniques and methods for short-circuit breaking tests.....	19
4.1 Basic principles and general requirements for synthetic breaking test methods .....	19
4.2 Synthetic test circuits and related specific requirements for breaking tests .....	25
4.3 Three-phase synthetic test methods .....	31
5 Synthetic testing techniques and methods for short-circuit making tests .....	35
5.1 Basic principles and general requirements for synthetic making test methods .....	35
5.2 Synthetic test circuit and related specific requirements for making tests .....	37
6 Specific requirements for synthetic tests for making and breaking performance related to the requirements of 6.102 through 6.111 of IEC 62271-100 .....	39
Annex A (informative) Current distortion .....	79
Annex B (informative) Current injection methods.....	111
Annex C (informative) Voltage injection methods .....	121
Annex D (informative) Duplicate circuit (transformer or Skeats circuit).....	127
Annex E (normative) Information to be given and results to be recorded for synthetic tests ..	133
Annex F (informative) Special procedures for testing circuit-breakers having parallel breaking resistors .....	135
Annex G (informative) Synthetic methods for capacitive-current switching .....	141
Annex H (informative) Re-ignition methods to prolong arcing .....	165
Annex I (normative) Reduction in $di/dt$ and TRV for test duty T100a .....	173
Annex J (informative) Three-phase synthetic test circuits.....	201
Annex K (normative) Test procedure using a three-phase current circuit and one voltage circuit .....	217
Annex L (normative) Splitting of test duties in test series taking into account the associated TRV for each pole-to-clear .....	255
Annex M (normative) Tolerances on test quantities for type tests.....	275
Bibliography.....	281
Figure 1 – Interrupting process – Basic time intervals .....	63
Figure 2 – Example of recovery voltage .....	65
Figure 3 – Equivalent surge impedance of the voltage circuit for the current injection method .....	67
Figure 4 – Making process – Basic time intervals.....	69

Figure 5 – Circuit d'essais synthétiques de fermeture type pour les essais monophasés .....	70
Figure 6 – Circuit type d'essais synthétiques d'établissement pour les essais triphasés ( $k_{pp} = 1,5$ ) .....	72
Figure 7 – Comparaison des réglages de la durée d'arc pendant les essais directs triphasés (gauche) et les essais synthétiques triphasés (droite) pour T100s avec $k_p = 1,5$ ....	74
Figure 8 – Comparaison des réglages de la durée d'arc pendant les essais directs triphasés (gauche) et les essais synthétiques triphasés (droite) pour T100a avec $k_{pp} = 1,5$ ...	76
Figure A.1 – Circuit direct, schéma simplifié .....	92
Figure A.2 – Courant de court-circuit présumé .....	92
Figure A.3 – Courant déformant .....	92
Figure A.4 – Courant déformant .....	94
Figure A.5 – Schéma de circuit simplifié .....	96
Figure A.6 – Caractéristiques du courant et de la tension d'arc pour courant symétrique .....	98
Figure A.7 – Caractéristiques de courant et de tension d'arc pour courant asymétrique .....	100
Figure A.8 – Réduction de l'amplitude et de la durée de la dernière alternance d'arc de courant .....	102
Figure A.9 – Réduction de l'amplitude et de la durée de la dernière alternance d'arc de courant .....	104
Figure A.10 – Réduction de l'amplitude et de la durée de la dernière alternance d'arc de courant .....	106
Figure A.11 – Réduction de l'amplitude et de la durée de la dernière alternance d'arc de courant .....	108
Figure B.1 – Circuit type à injection de courant où la source de tension est en parallèle avec le disjoncteur en essai .....	114
Figure B.2 – Séquence de l'injection du courant dans le circuit de la Figure B.1 .....	114
Figure B.3 – Circuit type à injection de courant où la source de tension est en parallèle avec le disjoncteur auxiliaire .....	116
Figure B.4 – Séquence de l'injection du courant dans le circuit de la Figure B.3 .....	116
Figure B.5 – Exemples de détermination de la durée de changement significatif de la tension d'arc à partir d'oscillogrammes .....	118
Figure C.1 – Schéma caractéristique de l'injection de tension avec la source de tension en parallèle avec le disjoncteur auxiliaire (schéma simplifié) .....	122
Figure C.2 – Formes d'ondes de TTR obtenues dans un circuit à injection de tension avec la source de tension en parallèle avec le disjoncteur auxiliaire .....	124
Figure D.1 – Circuit de Skeats ou par transformateur .....	128
Figure D.2 – Circuit de Skeats ou par transformateur déclenché .....	130
Figure G.1 – Circuits de courant capacitif (mode parallèle) .....	146
Figure G.2 – Circuit à injection de courant .....	148
Figure G.3 – Circuit oscillant LC .....	150
Figure G.4 – Source de courant inductive en parallèle avec le circuit oscillant LC .....	152
Figure G.5 – Circuit à injection de courant, tension de rétablissement normale appliquée aux deux bornes du disjoncteur en essai .....	154
Figure G.6 – Circuit d'essais synthétiques (circuit série), tension de rétablissement normale appliquée aux deux bornes du disjoncteur en essai .....	156
Figure G.7 – Circuit à injection de courant, tension de rétablissement appliquée aux deux bornes du disjoncteur en essai .....	158
Figure G.8 – Circuit d'essai d'établissement .....	160
Figure G.9 – Circuit d'établissement du courant d'appel de fermeture .....	162

Figure 5 – Typical synthetic make circuit for single-phase tests .....	71
Figure 6 – Typical synthetic make circuit for three-phase tests ( $k_{pp} = 1,5$ ).....	73
Figure 7 – Comparison of arcing time settings during three-phase direct tests (left) and three-phase synthetic (right) for T100s with $k_{pp} = 1,5$ .....	75
Figure 8 – Comparison of arcing time settings during three-phase direct tests (left) and three-phase synthetic (right) for T100a with $k_{pp} = 1,5$ .....	77
Figure A.1 – Direct circuit, simplified diagram .....	93
Figure A.2 – Prospective short-circuit current .....	93
Figure A.3 – Distortion current .....	93
Figure A.4 – Distortion current .....	95
Figure A.5 – Simplified circuit diagram .....	97
Figure A.6 – Current and arc voltage characteristics for symmetrical current .....	99
Figure A.7 – Current and arc voltage characteristics for asymmetrical current .....	101
Figure A.8 – Reduction of amplitude and duration of final current loop of arcing .....	103
Figure A.9 – Reduction of amplitude and duration of final current loop of arcing .....	105
Figure A.10 – Reduction of amplitude and duration of final current loop of arcing .....	107
Figure A.11 – Reduction of amplitude and duration of final current loop of arcing .....	109
Figure B.1 – Typical current injection circuit with voltage circuit in parallel with the test circuit-breaker.....	115
Figure B.2 – Injection timing for current injection scheme with circuit B.1.....	115
Figure B.3 – Typical current injection circuit with voltage circuit in parallel with the auxiliary circuit-breaker.....	117
Figure B.4 – Injection timing for current injection scheme with circuit B.3.....	117
Figure B.5 – Examples of the determination of the interval of significant change of arc voltage from the oscillograms .....	119
Figure C.1 – Typical voltage injection circuit diagram with voltage circuit in parallel with the auxiliary circuit-breaker (simplified diagram).....	123
Figure C.2 – TRV waveshapes in a voltage injection circuit with the voltage circuit in parallel with the auxiliary circuit-breaker .....	125
Figure D.1 – Transformer or Skeats circuit.....	129
Figure D.2 – Triggered transformer or Skeats circuit.....	131
Figure G.1 – Capacitive current circuits (parallel mode).....	147
Figure G.2 – Current injection circuit.....	149
Figure G.3 – LC oscillating circuit .....	151
Figure G.4 – Inductive current circuit in parallel with LC oscillating circuit.....	153
Figure G.5 – Current injection circuit, normal recovery voltage applied to both terminals of the circuit-breaker.....	155
Figure G.6 – Synthetic test circuit (series circuit), normal recovery voltage applied to both sides of the test circuit breaker .....	157
Figure G.7 – Current injection circuit, recovery voltage applied to both sides of the circuit-breaker.....	159
Figure G.8 – Making test circuit .....	161
Figure G.9 – Inrush making current test circuit.....	163

Figure H.1 – Schéma type du circuit de réallumage servant à prolonger la durée d'arc .....	166
Figure H.2 – Circuits combinés à injection de courant et de Skeats .....	168
Figure H.3 – Formes d'ondes typiques obtenues pendant un essai asymétrique en utilisant le circuit de la Figure H.2 .....	170
Figure J.1a – Circuit combiné d'essais synthétiques triphasés .....	204
Figure J.1b – Formes d'ondes de courants, tensions phase-terre et entre phases pendant un essai synthétique triphasé (T100s; $k_{pp} = 1,5$ ) réalisé conformément au circuit combiné d'essais synthétiques triphasés .....	206
Figure J.2a – Circuit d'essais synthétiques triphasés avec injection dans toutes les phases pour $k_{pp} = 1,5$ .....	208
Figure J.2b – Formes d'ondes de courants et tensions phase-terre pendant un essai synthétique triphasé (T100s; $k_{pp} = 1,5$ ) réalisé conformément au circuit d'essais synthétiques triphasés avec injection dans toutes les phases .....	210
Figure J.3a – Circuit d'essais synthétiques triphasés pour les essais de défauts aux bornes avec $k_{pp} = 1,3$ (méthode par injection de courant) .....	212
Figure J.3b – Formes d'ondes de courants, tensions phase-terre et entre phases pendant un essai synthétique triphasé (T100s; $k_{pp} = 1,3$ ) réalisé conformément au circuit d'essais synthétiques triphasés représenté à la Figure J.3a .....	212
Figure J.3c – Formes d'ondes de la TTR du circuit d'essai décrit à la Figure J.3a .....	214
Figure K.1 – Exemple d'une source de courant triphasée avec une injection synthétique monophasée .....	236
Figure K.2 – Représentation des conditions d'essais du Tableau K.1a .....	238
Figure K.3 – Représentation des conditions d'essais du Tableau K.1b .....	240
Figure K.4 – Représentation des conditions d'essais du Tableau K.2a .....	242
Figure K.5 – Représentation des conditions d'essais du Tableau K.2b .....	244
Figure K.6 – Représentation des conditions d'essais du Tableau K.3a .....	246
Figure K.8 – Représentation des conditions d'essais du Tableau K.4a .....	250
Figure K.9 – Représentation des conditions d'essais du Tableau K.4b .....	252
Figure L.1 – Représentation graphique de l'essai représenté au Tableau L.1 .....	266
Figure L.2 – Représentation graphique de l'essai représenté au Tableau L.2 .....	268
Tableau 1 – Circuits d'essais pour les séquences d'essais T100s et T100a .....	30
Tableau 2 – Séquences d'essais T10, T30, T60 et T100s .....	32
Tableau 2a – Facteur de premier pôle: 1,5 – Paramètres d'essais pendant la coupure triphasée .....	32
Tableau 2b – Facteur de premier pôle: 1,3 – Paramètres d'essais pendant la coupure triphasée .....	32
Tableau 3 – Méthodes d'essais synthétiques pour les séquences d'essais T10, T30, T60, T100s, T100a, SP, DEF, OP et SLF .....	58
Tableau I.1a – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 50Hz $\tau = 45$ ms .....	174
Tableau I.1b – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 50Hz $\tau = 60$ ms .....	176
Tableau I.1c – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 50Hz $\tau = 75$ ms .....	178
Tableau I.1d – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 50 Hz $\tau = 120$ ms .....	180

Figure H.1 – Typical re-ignition circuit diagram for prolonging arc-duration .....	167
Figure H.2 – Combined Skeats and current injection circuits .....	169
Figure H.3 – Typical waveforms obtained during an asymmetrical test using the circuit in Figure H.2.....	171
Figure J.1a – Three-phase synthetic combined circuit.....	205
Figure J.1b – Waveshapes of currents, phase-to-ground and phase-to phase voltages during a three-phase synthetic test (T100s; $k_{pp} = 1,5$ ) performed according to the three-phase synthetic combined circuit .....	207
Figure J.2a – Three-phase synthetic circuit with injection in all phases for $k_{pp} = 1,5$ .....	209
Figure J.2b – Waveshapes of currents and phase-to-ground voltages during a three-phase synthetic test (T100s; $k_{pp} = 1,5$ ) performed according to the three-phase synthetic circuit with injection in all phases .....	211
Figure J.3a – Three-phase synthetic circuit for terminal fault tests with $k_{pp} = 1,3$ (current injection method) .....	213
Figure J.3b – Waveshapes of currents, phase-to-ground and phase-to-phase voltages during a three-phase synthetic test (T100s; $k_{pp} = 1,3$ ) performed according to the three-phase synthetic circuit shown in Figure J.3a .....	213
Figure J.3c – TRV voltages waveshapes of the test circuit described in Figure J.3a.....	215
Figure K.1 – Example of a three-phase current circuit with single-phase synthetic injection ..	237
Figure K.2 – Representation of the testing conditions of Table K.1a.....	239
Figure K.3 – Representation of the testing conditions of Table K.1b.....	241
Figure K.4 – Representation of the testing conditions of Table K.2a.....	243
Figure K.5 – Representation of the testing conditions of Table K.2b.....	245
Figure K.6 – Representation of the testing conditions of Table K.3a.....	247
Figure K.7 – Representation of the testing conditions of Table K.3b.....	249
Figure K.8 – Representation of the testing conditions of Table K.4a.....	251
Figure K.9 – Representation of the testing conditions of Table K.4b.....	253
Figure L.1 – Graphical representation of the test shown in Table L.1 .....	267
Figure L.2 – Graphical representation of the test shown in Table L.2 .....	269
Table 1 – Test circuits for test duties T100s and T100a .....	31
Table 2 – Test duties T10, T30, T60 and T100s .....	33
Table 2a – First-pole-to-clear factor: 1,5 – Test parameters during three-phase interruption .....	33
Table 2b – First-pole-to-clear factor: 1,3 – Test parameters during three-phase interruption .....	33
Table 3 – Synthetic test methods for test duties T10, T30, T60, T100s, T100a, SP, DEF, OP and SLF .....	59
Table I.1a – Last current loop parameters for 50 Hz operation in relation to short-circuit test duty T100a $\tau = 45$ ms.....	175
Table I.1b – Last current loop parameters for 50 Hz operation in relation to short-circuit test duty T100a $\tau = 60$ ms.....	177
Table I.1c – Last current loop parameters for 50 Hz operation in relation to short-circuit test duty T100a $\tau = 75$ ms.....	179
Table I.1d – Last current loop parameters for 50 Hz operation in relation to short-circuit test duty T100a $\tau = 120$ ms.....	181

Tableau I.2a – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 60Hz $\tau = 45$ ms.....	182
Tableau I.2b – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 60 Hz $\tau = 60$ ms.....	184
Tableau I.2c – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 60 Hz $\tau = 75$ ms.....	186
Tableau I.2d – Paramètres de la dernière alternance de courant applicables lors d'une séquence d'essais de court-circuit T100a en 60 Hz $\tau = 120$ ms.....	188
Tableau I.3a – Réduction du $di/dt$ de la dernière alternance en 50 Hz dans des conditions triphasées avec le premier pôle qui coupe en phase A et l'asymétrie requise en phase C.....	190
Tableau I.3b – Réduction du $di/dt$ de la dernière alternance en 60 Hz dans des conditions triphasées avec le premier pôle qui coupe en phase A et l'asymétrie requise en phase C.....	192
Tableau I.4a – Valeurs corrigées de TTR pour $k_{pp} = 1,3$ et $f_r = 50$ Hz.....	194
Tableau I.4b – Valeurs corrigées de TTR pour $k_{pp} = 1,3$ et $f_r = 60$ Hz.....	196
Tableau I.4c – Valeurs corrigées de TTR pour $k_{pp} = 1,5$ et $f_r = 50$ Hz.....	198
Tableau I.4d – Valeurs corrigées de TTR pour $k_{pp} = 1,5$ et $f_r = 60$ Hz.....	198
Tableau K.1a – Démonstration des durées d'arc pour un facteur de premier pôle de 1,5.....	218
Tableau K.1b – Démonstration alternative des durées d'arc pour un facteur de premier pôle de 1,5.....	220
Tableau K.2a – Démonstration des durées d'arc pour un facteur de premier pôle de 1,3.....	222
Tableau K.2b – Démonstration alternative des durées d'arc pour un facteur de premier pôle de 1,3.....	224
Tableau K.3a – Démonstration des durées d'arc pour un facteur de premier pôle de 1,5.....	228
Tableau K.3b – Autre démonstration des durées d'arc pour un facteur de premier pôle de 1,5.....	230
Tableau K.4a – Démonstration des durées d'arc pour un facteur de premier pôle de 1,3.....	232
Tableau K.4b – Autre démonstration des durées d'arc pour un facteur de premier pôle de 1,3.....	234
Tableau L.1 – Procédure d'essais pour un facteur de premier pôle de 1,5.....	256
Tableau L.2a – Démonstration alternative des durées d'arc pour un facteur de premier pôle de 1,3.....	258
Tableau L.2b – Procédure d'essais simplifiée pour un facteur de premier pôle de 1,3.....	260
Tableau L.3 – Procédure d'essais pour des courants asymétriques dans le cas d'un facteur de premier pôle de 1,5.....	262
Tableau L.4 – Procédure d'essais pour des courants asymétriques dans le cas d'un facteur de premier pôle de 1,3.....	264
Tableau L.5 – Conditions d'arc requises en ° pour les différentes conditions asymétriques, $f_r = 50$ Hz.....	270
Tableau L.6 – Conditions d'arc requises en ° pour les différentes conditions asymétriques, $f_r = 60$ Hz.....	272
Tableau M.1 – Tolérances sur les paramètres d'essais lors des essais de type.....	276



Table I.2a – Last current loop parameters for 60 Hz operation in relation to short-circuit test duty T100a $\tau = 45$ ms.....	183
Table I.2b – Last current loop parameters for 60 Hz operation in relation to short-circuit test duty T100a $\tau = 60$ ms.....	185
Table I.2c – Last current loop parameters for 60 Hz operation in relation to short-circuit test duty T100a $\tau = 75$ ms.....	187
Table I.2d – Last current loop parameters for 60 Hz operation in relation to short-circuit test duty T100a $\tau = 120$ ms.....	189
Table I.3a – Last loop $di/dt$ reduction for 50 Hz under three-phase conditions with the first pole to clear in phase A and the required asymmetry in phase C.....	191
Table I.3b – Last loop $di/dt$ reduction for 60 Hz under three- phase conditions with the first pole to clear in phase A and the required asymmetry in phase C.....	193
Table I.4a – Corrected TRV values for $k_{pp} = 1,3$ and $f_r = 50$ Hz.....	195
Table I.4b – Corrected TRV values for $k_{pp} = 1,3$ and $f_r = 60$ Hz.....	197
Table I.4c – Corrected TRV values for $k_{pp} = 1,5$ and $f_r = 50$ Hz.....	199
Table I.4d – Corrected TRV values for $k_{pp} = 1,5$ and $f_r = 60$ Hz.....	199
Table K.1a – Demonstration of arcing times for a first-pole-to-clear factor of 1,5.....	219
Table K.1b – Alternative demonstration of arcing times for a first-pole-to-clear factor of 1,5.....	221
Table K.2a – Demonstration of arcing times for a first-pole-to-clear factor of 1,3.....	223
Table K.2b – Alternative demonstration of arcing times for a first-pole-to-clear factor of 1,3.....	225
Table K.3a – Demonstration of arcing times for a first-pole-to-clear factor of 1,5.....	229
Table K.3b – Alternative demonstration of arcing times for a first-pole-to-clear factor of 1,5.....	231
Table K.4a – Demonstration of arcing times for a first-pole-to-clear factor of 1,3.....	233
Table K.4b – Alternative demonstration of arcing times for a first-pole-to-clear factor of 1,3.....	235
Table L.1 – Test procedure for a first-pole-to-clear factor of 1,5.....	257
Table L.2a – Alternative demonstration of arcing times for a first-pole-to-clear factor of 1,3.....	259
Table L.2b – Simplified test procedure for a first-pole-to-clear factor of 1,3.....	261
Table L.3 – Test procedure for asymmetrical currents in the case of a first-pole-to-clear factor of 1,5.....	263
Table L.4 – Test procedure for asymmetrical currents in the case of a first-pole-to-clear factor of 1,3.....	265
Table L.5 – Required arcing windows in ° for different asymmetrical conditions, $f_r = 50$ Hz.....	271
Table L.6 – Required arcing windows in ° for different asymmetrical conditions, $f_r = 60$ Hz.....	273
Table M.1 – Tolerances on test quantities for type tests.....	277

# COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

## APPAREILLAGE À HAUTE TENSION –

### Partie 101: Essais synthétiques

#### AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 62271-101 a été établie par le sous-comité 17A: Appareillage à haute tension, du comité d'études 17 de la CEI: Appareillage.

Cette première édition annule et remplace la troisième édition de la CEI 60427 parue en 2000. Cette première édition constitue une révision technique.

Le texte de cette norme est issu de la troisième édition de la CEI 60427 et des documents suivants:

FDIS	Rapport de vote
17A/753/FDIS	17A/755/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

**HIGH-VOLTAGE SWITCHGEAR AND CONTROLGEAR –****Part 101: Synthetic testing**

## FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62271-101 has been prepared by subcommittee 17A: High-voltage switchgear and controlgear, of IEC technical committee 17: Switchgear and controlgear.

This first edition cancels and replaces the third edition of IEC 60427 published in 2000. This first edition constitutes a technical revision.

The text of this standard is based on the third edition of IEC 60427 and the following documents:

FDIS	Report on voting
17A/753/FDIS	17A/755/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

Cette publication doit être lue conjointement avec la CEI 62271-100. La numérotation des paragraphes de l'Article 6 reprend celle de la CEI 62271-100. Néanmoins, tous les paragraphes de la CEI 62271-100 ne sont pas concernés, uniquement ceux où les essais synthétiques ont introduit des changements.

La série CEI 62271 comprend les parties suivantes, sous le titre général *Appareillage à haute tension* :<sup>1</sup>

- Partie 100: Disjoncteurs à courant alternatif à haute tension
- Partie 101: Essais synthétiques
- Partie 102: Sectionneurs et sectionneurs de terre à courant alternatif
- Partie 104: Interrupteurs à haute tension de tension assignée égale ou supérieure à 52 kV
- Partie 105: Combinés interrupteurs-fusibles pour courant alternatif
- Partie 107: Circuits-switchers fusibles pour courant alternatif de tension assignée supérieure à 1 kV et jusqu'à 52 kV inclus
- Partie 108: Disjoncteur-sectionneur à courant alternatif à haute tension de tension assignée supérieure ou égale à 72,5 kV
- Partie 109: Interrupteurs de contournement pour condensateurs série à courant alternatif
- Partie 110: Manoeuvre de charges inductives

La liste des autres parties de la série CEI 62271 se trouve sur le site internet de la CEI <http://www.iec.ch>. Une information complémentaire est disponible à : <http://tc17.iec.ch>.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous «<http://webstore.iec.ch>» dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

---

<sup>1</sup> Certaines de ces parties sont toujours en train d'être développées.

This publication shall be read in conjunction with IEC 62271-100. The numbering of the subclauses of Clause 6 is the same as in IEC 62271-100. However, not all subclauses of IEC 62271-100 are addressed; merely those where synthetic testing has introduced changes.

The IEC 62271-100 series consists of the following parts, under the general title *High-voltage switchgear and controlgear*:<sup>1</sup>

- Part 100: High-voltage alternating-current circuit-breakers
- Part 101: Synthetic testing
- Part 102: Alternating current disconnectors and earthing switches
- Part 104: Alternating current switches for rated voltages of 52 kV and above
- Part 105: Alternating current switch-fuse combinations
- Part 107: Alternating current fused circuit-switchers for rated voltages above 1 kV up to and including 52 kV
- Part 108: High voltage alternating current disconnecting circuit-breakers for rated voltages of 72,5 kV and above
- Part 109: Alternating-current series capacitor by-pass switches
- Part 110: Inductive load switching

A list of the other parts belonging to the IEC 62271 series can be found on the IEC website <http://www.iec.ch>. Further information is available on <http://tc17.iec.ch>.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

---

<sup>1</sup> Some of these parts are still in the process of being developed.

## APPAREILLAGE À HAUTE TENSION –

### Partie 101: Essais synthétiques

#### 1 Domaine d'application

La présente partie de la CEI 62271 s'applique principalement aux disjoncteurs à courant alternatif définis dans le domaine d'application de la CEI 62271-100. Elle donne les règles générales d'essais de ces disjoncteurs, pour les pouvoirs de fermeture et de coupure dans la gamme des séquences d'essais décrites de 6.102 à 6.111 de la CEI 62271-100, à l'aide de méthodes d'essais synthétiques.

NOTE Les circuits pour les séquences d'essais décrites en 6.111 n'ont pas encore été normalisés. Néanmoins, les méthodes existantes sont indiquées à l'Annexe G.

Il a été démontré que l'essai synthétique est un moyen économique et techniquement valable pour essayer les disjoncteurs à courant alternatif à haute tension selon les exigences de la CEI 62271-100, et qu'il est équivalent à un essai direct.

Les méthodes et techniques décrites sont celles d'usage courant. L'objet de cette norme est d'établir des critères pour les essais synthétiques et pour l'évaluation correcte des résultats. Ces critères établissent la validité de la méthode d'essai sans limiter l'invention de nouveaux circuits d'essais.

#### 2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 61633:1995, *Disjoncteurs à courant alternatif à haute tension – Guide pour la procédure d'essai d'établissement et de coupure de courants de court-circuit et de courants de charge pour les disjoncteurs sous enveloppe métallique et à cuve mise à la terre*

CEI 62271-100:2001, *Appareillage à haute tension – Partie 100: Disjoncteurs à courant alternatif à haute tension*

CEI 62271-308:2002, *Appareillage à haute tension – Partie 308: Guide pour la séquence d'essais T100a de coupure de courants de court-circuit asymétriques*

## HIGH-VOLTAGE SWITCHGEAR AND CONTROLGEAR –

### Part 101: Synthetic testing

#### 1 Scope

This part of IEC 62271 mainly applies to a.c. circuit-breakers within the scope of IEC 62271-100. It provides the general rules for testing a.c. circuit-breakers, for making and breaking capacities over the range of test duties described in 6.102 to 6.111 of IEC 62271-100, by synthetic methods.

NOTE Circuits for the test duties described in 6.111 have not yet been standardized. However, present methods are given in Annex G.

It has been proven that synthetic testing is an economical and technically correct way to test high-voltage a.c. circuit-breakers according to the requirements of IEC 62271-100 and that it is equivalent to direct testing.

The methods and techniques described are those in general use. The purpose of this standard is to establish criteria for synthetic testing and for the proper evaluation of results. Such criteria will establish the validity of the test method without imposing restraints on innovation of test circuitry.

#### 2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 61633:1995, *High-voltage alternating current circuit-breakers – Guide for short-circuit and switching test procedures for metal-enclosed and dead tank circuit-breakers*

IEC 62271-100:2001, *High-voltage switchgear and controlgear – Part 100: High-voltage alternating current circuit-breakers*

IEC 62271-308:2002, *High-voltage switchgear and controlgear – Part 308: Guide for asymmetrical short-circuit test duty T100a*